



INSTITUTO NACIONAL DE PESQUISA ESPACIAL – INPE

PROVA OBJETIVA

TG20

DESENVOLVIMENTO DE SISTEMAS ELETRÔNICOS DIGITAIS



SUA PROVA

- Além deste caderno contendo **45 (quarenta e cinco)** questões objetivas, você receberá do fiscal de prova o cartão de respostas;
- As questões objetivas têm **5 (cinco)** opções de resposta (A, B, C, D e E) e somente uma delas está correta.



TEMPO

- Você dispõe de **4 (quatro) horas** para a realização da prova;
- **2 (duas) horas** após o início da prova, é possível retirar-se da sala, sem levar o caderno de questões;
- A partir dos **30 (trinta) minutos** anteriores ao término da prova é possível retirar-se da sala **levando o caderno de questões**.



NÃO SERÁ PERMITIDO

- Qualquer tipo de comunicação entre os candidatos durante a aplicação da prova;
- Anotar informações relativas às respostas em qualquer outro meio que não seja no caderno de questões e nas folhas de textos definitivos;
- Levantar da cadeira sem autorização do fiscal de sala;
- Usar o sanitário ao término da prova, após deixar a sala.



INFORMAÇÕES GERAIS

- Verifique se seu caderno de questões está completo, sem repetição de questões ou falhas e também confira seu cargo. Caso tenha recebido caderno de cargo **diferente** do impresso em seu cartão de respostas, o fiscal deve ser **obrigatoriamente** informado para o devido registro na ata da sala;
- Confira seus dados pessoais, especialmente nome, número de inscrição e documento de identidade e leia atentamente as instruções para preencher o cartão de respostas;
- Para o preenchimento do cartão de respostas, use somente caneta esferográfica, fabricada em material transparente, com tinta preta ou azul;
- Assine seu nome apenas no(s) espaço(s) reservado(s) no cartão de respostas;
- Reserve tempo suficiente para o preenchimento do seu cartão de respostas. O preenchimento é de sua responsabilidade e **não será permitida a troca do cartão de respostas em caso de erro cometido pelo candidato**;
- Para fins de avaliação, serão levadas em consideração apenas as marcações realizadas no cartão de respostas;
- A FGV coletará as impressões digitais dos candidatos na lista de presença;
- Os candidatos serão submetidos ao sistema de detecção de metais quando do ingresso e da saída de sanitários durante a realização das provas.

Boa Prova!

CONHECIMENTOS ESPECÍFICOS

1

Os semicondutores são a matéria prima dos dispositivos eletrônicos, como diodos, TBJ, MOSFET, dentre outros.

Com relação aos materiais semicondutores, assinale a afirmativa correta.

- (A) Os semicondutores puros são bons condutores de eletricidade em temperatura ambiente (23°C).
- (B) A dopagem de semicondutores com impurezas das famílias 3A ou 5A da tabela periódica reduz a condutividade elétrica.
- (C) Um material do tipo p pode ser obtido a partir da inserção de impurezas da família 3A da tabela periódica em um semicondutor puro.
- (D) Em semicondutores do tipo n há a prevalência de “buracos” como portadores de carga.
- (E) Ao se juntar um material do tipo p com um do tipo n é formada uma região de depleção, na qual o campo elétrico é nulo.

2

Diodos são importantes componentes eletrônicos amplamente utilizados em diversos tipos de circuitos.

Sobre os diodos, assinale a afirmativa correta.

- (A) são formados pela junção de dois materiais diferentes da tabela periódica, um da família 3A e o outro da família 5A.
- (B) Apresentam pequenas variações na sua tensão durante grandes variações na corrente conduzida, caso estejam diretamente polarizados.
- (C) Podem resistir a elevados níveis de tensão na polarização inversa, caso sejam do tipo Zener.
- (D) podem ter sua queda de tensão reduzida caso sejam ligados em paralelo e estejam diretamente polarizados.
- (E) São dispositivos que apresentam comportamento tensão por corrente aproximadamente linear.

3

Ao projetar um circuito utilizando um amplificador operacional, o engenheiro responsável utilizou um potenciômetro para compensar o efeito da tensão de *offset* (desequilíbrio) da entrada do amplificador operacional.

Esse ajuste tem por finalidade

- (A) compensar o efeito da resistência de saída não nula do amplificador operacional.
- (B) reduzir a sensibilidade do amplificador operacional à variação da temperatura.
- (C) aumentar a resistência de entrada do amplificador operacional.
- (D) amenizar a diminuição do ganho de tensão do amplificador operacional devido à sua largura de banda finita numa faixa de frequência de interesse.
- (E) minimizar o erro da tensão de saída devido ao desbalanceamento do estágio diferencial da entrada do amplificador operacional.

4

Transistores Bipolares de Junção (TBJ) são componentes versáteis, que podem ser utilizados em uma grande gama de aplicações.

Sobre os regimes de operação dos TBJ, assinale a afirmativa correta.

- (A) o transistor está no modo ativo quando a junção emissor-base está polarizada diretamente e a junção coletor-base está polarizada inversamente.
- (B) no modo corte não há corrente que flui entre o emissor e o coletor, porém pode haver um valor considerável de corrente pela junção emissor-base.
- (C) no modo saturação a corrente que flui na junção emissor-coletor é aproximadamente proporcional à corrente que passa pela junção emissor-base.
- (D) para realizar a amplificação de sinais, os transistores são geralmente polarizados para operarem no modo de saturação.
- (E) quando a junção emissor-base está polarizada inversamente e a junção coletor-base está polarizada diretamente o transistor está no modo saturação.

5

Ao se deparar com um componente desconhecido, um engenheiro fez as seguintes observações:

- o componente possui 3 três terminais externos, que foram denominados A, B e C;
- com o terminal C desconectado, aplicar uma diferença de potencial (positiva ou negativa) entre os terminais A e B não faz circular corrente pelo componente;
- com o terminal B desconectado, aplicar uma diferença de potencial (positiva ou negativa) entre os terminais A e C não faz circular corrente pelo componente;
- com o terminal A desconectado, aplicar uma diferença de potencial (positiva ou negativa) entre os terminais B e C não faz circular corrente pelo dispositivo;
- enquanto aplicada uma determinada tensão negativa no terminal A, uma pequena diferença de potencial aplicada entre os terminais B e C faz surgir uma corrente entre esses dois terminais.

Com base nessas observações, o componente analisado pelo engenheiro é o

- (A) FET.
- (B) MOSFET canal n.
- (C) MOSFET canal p.
- (D) TBJ do tipo PNP;
- (E) TBJ do tipo NPN;

6

Circuitos reguladores são uma importante classe de circuitos utilizados para fornecer um nível constante de tensão.

Sobre os reguladores lineares assinale a afirmativa correta.

- (A) Os reguladores lineares são especialmente úteis para alimentar circuitos que demandam elevadas correntes, acima de 20 A, devido ao seu alto rendimento.
- (B) Os reguladores lineares convertem uma tensão alternada (entrada) em um nível fixo de tensão (saída).
- (C) A regulação de carga é um parâmetro do regulador linear que expressa a sua robustez a ruídos no sinal de entrada.
- (D) A potência dissipada em um regulador linear é fortemente influenciada pela diferença de tensão existente entre a sua entrada e a sua saída.
- (E) Os reguladores lineares possuem a tendência de apresentar ruído de alta frequência em sua saída.

7

Os MOSFET são, possivelmente, os transistores mais empregados atualmente. Sejam como chaves em circuitos de potência, na confecção dos circuitos integrados da família CMOS, como amplificadores ou em alguma das suas outras aplicações, eles marcam importante presença na nossa vida cotidiana.

Sobre esse importante componente eletrônico, é correto afirmar que o MOSFET,

- (A) para ser empregado como amplificador, deve operar no modo saturação.
- (B) na região de triodo, comporta-se como um capacitor controlado por tensão.
- (C) quando empregado como chave, opera preferencialmente nas regiões de corte e de saturação.
- (D) quando operando na região de triodo, a corrente entre os terminais dreno e fonte é proporcional à corrente entre os terminais *gate* (portão) e fonte.
- (E) quando o terminal de *gate* (portão) não está polarizado, opera na região de saturação, apresentando baixa resistência entre os terminais dreno e fonte.

8

Amplificadores operacionais podem ser utilizados na eletrônica analógica para construir integradores e diferenciadores, como, por exemplo, para implementar um controlador PID.

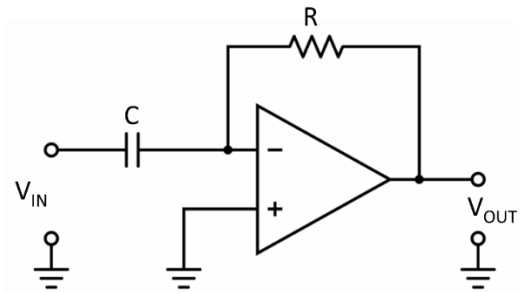


Figura A

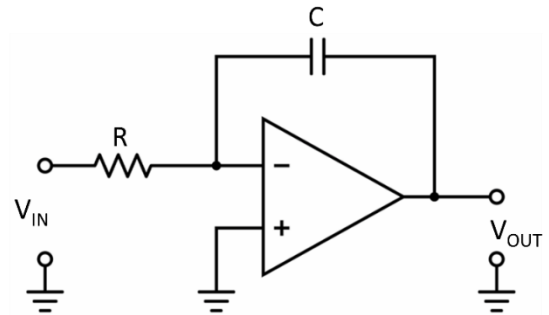


Figura B

Considerando as figuras acima, assinale a afirmativa correta.

- (A) O amplificador operacional da Figura A apresenta tendência a saturar quando a tensão de entrada possui nível DC. Para amenizar esse problema, é adicionado um resistor de baixo valor ôhmico em série com o capacitor.
- (B) O amplificador operacional da Figura A apresenta tendência a saturar quando a tensão de entrada possui nível DC. Para amenizar esse problema, é adicionado um resistor de alto valor ôhmico em paralelo com o capacitor.
- (C) O amplificador operacional da Figura A apresenta tendência a amplificar ruídos de frequência elevada. Para amenizar esse problema é adicionado um resistor em paralelo de alto valor ôhmico com o capacitor.
- (D) O amplificador operacional da Figura B apresenta tendência a saturar quando a tensão de entrada possui nível DC. Para amenizar esse problema é adicionado um resistor de alto valor ôhmico em paralelo com o capacitor.
- (E) O amplificador operacional da Figura B apresenta tendência a amplificar ruídos de frequência elevada. Para amenizar esse problema é adicionado um resistor em série de baixo valor ôhmico com o capacitor.

9

Deseja-se realizar uma avaliação preliminar do funcionamento de um conversor A/D. Considere que o conversor é de 12 bits, com uma resolução de 4mV, sendo o bit mais significativo reservado para a sinalização, dado que a saída em hexadecimal do conversor foi '0C8' e que o conversor A/D está operando corretamente.

O valor esperado da tensão na entrada do conversor e o valor aproximado da maior tensão positiva que o conversor pode representar estão, respectivamente, entre

- (A) 0,2V e 4,1V.
- (B) 0,4V e 8,2V.
- (C) 0,4V e 16,4V.
- (D) 0,8V e 8,2V.
- (E) 0,8V e 16,4V.

10

O projeto de fontes de alimentação de corrente contínua pode ser dividido em etapas, tais como a retificação e a regulação. É comum inserir um estágio adicional de filtragem composto por um resistor e um capacitor, após o capacitor de filtragem original.

Tal inserção tem como objetivo principal

- (A) elevar o nível DC de saída.
- (B) ceifar a excursão negativa do sinal AC da entrada.
- (C) reduzir o *ripple* da tensão de saída.
- (D) diminuir a complexidade do sistema.
- (E) reduzir a dissipação energética na fonte de alimentação.

11

Um diagrama de Nyquist mostra, no plano complexo, as informações de ganho e fase de uma função de transferência em função da frequência. Nesse contexto, e sabendo ainda que determinado circuito com um amplificador operacional realimentado positivamente comporta-se como um oscilador, o critério de Barkhausen para a oscilação será satisfeito se o módulo do ganho de malha direta for

- (A) menor que a unidade, sempre.
- (B) igual à unidade, quando a fase for igual a 180 graus.
- (C) igual à unidade, quando a fase for igual a 90 graus.
- (D) maior que a unidade, quando a fase for igual a 180 graus.
- (E) invariante com a frequência.

12

A aplicação de metodologias, como a análise de confiabilidade de circuitos eletrônicos, desempenha um papel fundamental ao ajudar os engenheiros a detectarem e a reduzir possíveis pontos de falha em equipamentos e dispositivos.

Em relação ao tema, analise as afirmativas a seguir.

- I. Um circuito é classificado como tendo baixa confiabilidade quando existe uma alta probabilidade de falhas ocorrerem dentro de um intervalo de tempo específico.
- II. Uma medida de confiabilidade da produção de circuitos eletrônicos consiste na análise de um lote específico, submetendo uma amostra a testes de uso ao longo de um período determinado, e calculando a taxa de falhas por unidade de tempo.
- III. MTBF (Média de Tempo Entre Falhas) é uma métrica de confiabilidade que mede o tempo exato que leva para um sistema falhar, fornecendo uma previsão precisa de quando as falhas ocorrerão durante sua vida útil operacional.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

13

Para atender às normas de um projeto eletrônico, estão disponíveis os seguintes resistores para compor o circuito:

- a. Resistor 100Ω, tolerância 1%, 200ppm / °C, encapsulamento 0603, potência: 200 mW, P/N: ERJ-P03F1000V;
- b. Resistor 100Ω, tolerância 5%, 250ppm / °C, encapsulamento 0201, potência: 50mW, P/N: CR0201-JW-101GLF.

Considerando as normas que orientam as boas práticas em confiabilidade de circuitos eletrônicos, analise as afirmativas a seguir.

- I. Para garantir o correto funcionamento do circuito, a variação de resistência em condições usuais de temperatura (25°C) não pode ultrapassar o valor de 10Ω em relação ao valor nominal; portanto, ambos os componentes são adequados para o projeto.
- II. Ambos os componentes são adequados para operar com correntes de até 20mA.
- III. Após o ajuste do circuito, o resistor não pode apresentar um aumento superior a 2Ω, para uma temperatura de 75°C; portanto, ambos os componentes são adequados para o projeto.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

14

Quatro módulos de uma mesma placa eletrônica foram testados e os resultados estão listados a seguir.

- Modulo 01; quantidade de falhas: 3; horas de teste: 2500.
- Modulo 02; quantidade de falhas: 7; horas de teste: 2500.
- Modulo 03; quantidade de falhas: 5; horas de teste: 2000.
- Modulo 04; quantidade de falhas: 4; horas de teste: 1000.

Considere que cada placa é composta por um módulo de cada tipo, que as falhas de cada módulo são estatisticamente independentes e que os módulos da placa eletrônica podem ser representados como um sistema em série.

Com base nessas informações, estima-se que o MTTF (Tempo Médio até a Falha) e o MTBF (Média de Tempo Entre Falhas) da placa eletrônica sejam, respectivamente,

- 400 e 460 horas.
- 460 e 400 horas.
- 200 e 230 horas.
- 230 e 400 horas.
- 400 e 230 horas.

15

Uma das formas de classificar os processadores, componentes centrais de um computador, é em relação ao armazenamento de dados/instruções na memória e a utilização dos barramentos.

Relacione as arquiteturas de computadores às suas características.

- Von Neumann
- Harvard

- Utiliza barramentos distintos para dados e instruções.
- O processador busca e executa uma instrução por vez, em sequência.
- Utiliza barramentos compartilhados para dados e instruções.
- As instruções e os dados são armazenados na mesma memória.
- Armazena dados e instruções em memórias distintas

Assinale a opção que indica a relação correta, segundo a ordem apresentada.

- 1 – 1 – 2 – 2 – 1.
- 2 – 2 – 1 – 1 – 2.
- 2 – 1 – 1 – 1 – 2.
- 1 – 2 – 2 – 2 – 1.
- 1 – 1 – 2 – 1 – 2.

16

A arquitetura superescalar representa uma evolução significativa em relação aos projetos de processadores tradicionais.

Com relação à arquitetura superescalar, analise as afirmativas a seguir e assinale (V) para a verdadeira e (F) para a falsa.

- Tem como vantagem o aumento do desempenho pelo aumento da quantidade de *bits* das palavras de dados.
- Explora o paralelismo a nível de instrução, buscando aumentar o desempenho do processador.
- Pode executar mais de uma instrução por ciclo de *clock*.
- Possui *pipelines* mais curtos que os tradicionais, permitindo que as instruções sejam divididas em várias etapas.

As afirmativas são, respectivamente,

- F – V – F – V.
- F – V – V – F.
- V – V – V – F.
- F – V – V – V.
- F – V – F – F.

17

A Tabela ASCII (*American Standard Code for Information Interchange*) é um conjunto de caracteres e códigos numéricos utilizados para representar texto em computadores e dispositivos de comunicação.

Desenvolvida inicialmente nos anos 1960, a tabela ASCII atribui um código único de 7 bits para cada caractere alfanumérico, de pontuação, símbolos especiais e comandos de controle. O caractere “~” (til), no código ASCII padrão, possui o código 126 na base decimal.

Assinale a opção que indica sua representação na base octal.

- 117₈
- 126₈
- 173₈
- 176₈
- 177₈

18

A arquitetura orientada a serviços (ou SOA, do inglês, *Service-Oriented Architecture*) é um paradigma que trabalha com recursos distribuídos, orientados como serviços.

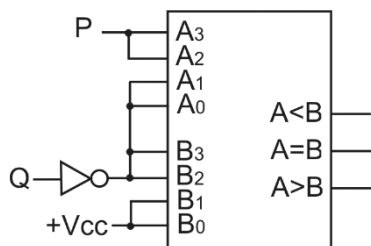
Com relação às suas características, analise as afirmativas a seguir e assinale (V) para a verdadeira e (F) para a falsa.

- Trabalha com o conceito de independência entre os serviços.
- É uma arquitetura fortemente acoplada com alto nível de coesão e baixa redundância.
- Seu foco é prover serviços fracamente acoplados e coesos.
- Serve para modelar e implantar funcionalidades em formato de objetos.

As afirmativas são, respectivamente,

- F – V – V – F.
- F – V – V – V.
- V – F – V – F.
- V – V – F – F.
- F – F – V – V.

19

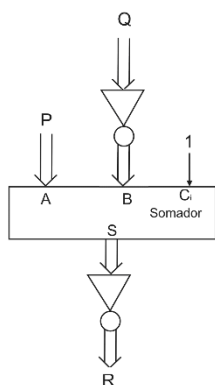


As lógicas das saídas $A < B$ e $A = B$ do comparador *unsigned* do circuito acima são, respectivamente,

- (A) $\bar{P}Q$ e \bar{Q} .
- (B) $\bar{P}Q$ e $P\bar{Q}$.
- (C) \bar{P} e $P\bar{Q}$.
- (D) P e $\bar{P}\bar{Q}$.
- (E) $\bar{P}\bar{Q}$ e $P\bar{Q}$.

20

Sejam P, Q e R os números de 4 bits indicados no circuito da figura a seguir, em que se encontram um somador convencional de 4 bits, com entrada de um bit de transporte (Cin) e dois bancos de inversores INV1 e INV2.



É correto afirmar que

- (A) $R = P - Q$.
- (B) $R = Q - P - 1$.
- (C) $R = Q - P + 1$.
- (D) $R = P - Q - 1$.
- (E) $R = P - Q + 1$.

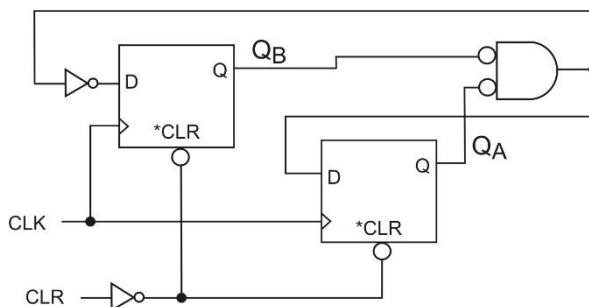
21

		BA			
C		00	01	11	10
	0	0	0	1	1
	1	X	1	1	0

Assinale a opção que indica o produto de somas que minimiza o mapa acima.

- (A) $C.A + \bar{C}.B$.
- (B) $(C+B) . (\bar{C} + \bar{A})$.
- (C) $(C + \bar{A}) . (\bar{C} + A)$.
- (D) $(C+B) . (\bar{C} + A)$.
- (E) $(C+A) . (\bar{C} + B)$.

22

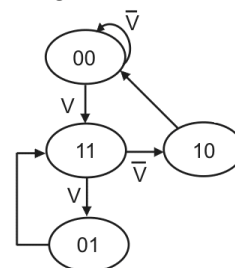


Após um pulso de CLR em nível baixo e mais de 30 pulsos de CLK, sem que ocorra novo pulso de CLR, o estado $Q_B Q_A$ do circuito da figura acima, composto por dois *flip-flops*, dois inversores e mais uma porta lógica, ficará

- (A) alternando entre 01 e 10.
- (B) alternando entre 00 e 11.
- (C) estabilizado em 01.
- (D) estabilizado em 10.
- (E) alternando entre as 4 combinações possíveis de $Q_B Q_A$.

23

Dois *flip-flops* D devem implementar a sequência de estados $Q_B Q_A$ do diagrama da figura a seguir.

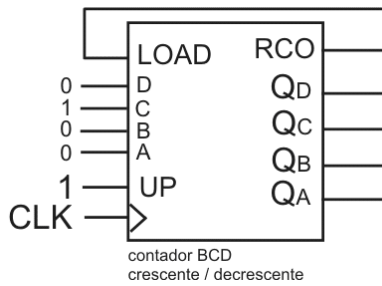


A lógica de menor soma de produtos a ser usada para acionar D_B é

- (A) $V + \bar{V}.Q_A$.
- (B) $\bar{Q}_B + \bar{V}.Q_A$.
- (C) $V.\bar{Q}_B + Q_A$.
- (D) $V.\bar{Q}_A + \bar{V}.Q_B$.
- (E) $V.\bar{Q}_B + \bar{V}.Q_A$.

24

Um engenheiro encontrou o esquemático abaixo, indicativo de uma realimentação de um contador BCD crescente e decrescente, com LOAD síncrono e RIPPLE (RCO).



Assinale a opção que indica o número de estados da sequência permanente do contador.

- (A) 6.
- (B) 12.
- (C) 5.
- (D) 11.
- (E) 8.

25

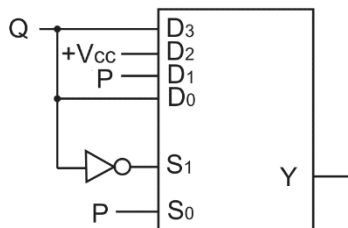
A representação binária de

0 1111111 000000000000000000000000,

em padrão **float32** (IEEE 754), corresponde a

- (A) + infinito.
- (B) não corresponde a um número (NaN).
- (C) $+2^{127}$.
- (D) $+2^{255}$.
- (E) -2^{255} .

26



A lógica da saída **Y** do multiplexador do circuito acima é

- (A) $\bar{P}+Q$.
- (B) $\bar{P}Q$.
- (C) $\bar{P}+\bar{Q}$.
- (D) $P\bar{Q}$.
- (E) $P+\bar{Q}$.

27

Um programa de computador, ao efetuar apenas operações com inteiros, fornecerá para a expressão

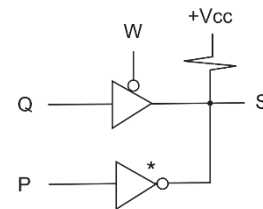
$$((7/4)*4) + (((unsigned int)(-9)/2)*2)$$

o seguinte resultado:

- (A) 0.
- (B) -2.
- (C) -4.
- (D) +3.
- (E) -6.

28

O circuito a seguir é composto por um *buffer tri-state*, um inversor com saída em coletor aberto e um resistor.



A combinação de sinais que gera conflito em S é

- (A) PQW.
- (B) $\bar{P}Q\bar{W}$.
- (C) $\bar{P}QW$.
- (D) $PQ\bar{W}$.
- (E) $P\bar{Q}\bar{W}$.

29

Após analisar o diagrama de blocos de um processador, foi constatado a existência de apenas um barramento para a memória, tanto de dados quanto de instruções.

Da análise do digrama, é correto concluir que a arquitetura usada na construção do processador é a

- (A) RISC.
- (B) *Unified*.
- (C) Von-Neumann.
- (D) Harvard.
- (E) CISC.

30

No desenvolvimento de um sistema hipotético, optou-se por usar uma arquitetura de microprocessador com um maior conjunto de instruções, a arquitetura CISC.

Com relação a arquitetura RISC, assinale a opção que apresenta uma vantagem apresentada pela CISC.

- (A) Possui instruções mais simples.
- (B) Suas instruções demandam menos ciclos de *clock* para sua execução.
- (C) É mais rápida, pois apresenta menos formas de endereçamento.
- (D) Permite o desenvolvimento de programas menores.
- (E) Permite o desempenho otimizado no *software*.

31

Do ponto de vista de sistemas de controle, processos industriais reais geralmente são modelados por funções mais simplificadas, que permitem um estudo do seu desempenho por métodos.

Considere que um processo industrial em malha fechada seja representado pela função de transferência $P(s)$, dada por

$$P(s) = \frac{ab}{(s+a)(s+b)}, \text{ com } a, b > 0.$$

Sabendo que $a > 5b$, a resposta de $P(s)$ ao degrau unitário

- (A) apresentará comportamento oscilatório pouco amortecido.
- (B) possuirá valor de regime permanente igual a ab .
- (C) possuirá valor de regime permanente nulo.
- (D) será dominada pela constante de tempo $1/a$.
- (E) será dominada pela constante de tempo $1/b$.

32

A realimentação unitária é uma das estruturas de controle mais utilizadas para que um determinado sistema alcance o desempenho desejado.

Considere um determinado sistema de controle, composto de um controlador em série com uma planta, onde a saída da planta é $Y(s)$ e a entrada do controlador é a diferença entre a referência do sistema $R(s)$ e a saída da planta $Y(s)$.

Sabe-se ainda que tal sistema possui a função de transferência em malha fechada $T(s)$, dada por

$$T(s) = \frac{1}{(As+1)}, \text{ com } A > 0.$$

Nessas condições, a função de transferência em malha aberta desse sistema é

- (A) $\frac{A}{s}$.
- (B) $\frac{1}{As}$.
- (C) $\frac{A}{As+1}$.
- (D) $\frac{1}{As+2}$.
- (E) $\frac{A}{As+2}$.

33

Antes de proporcionar o desempenho desejado a determinado sistema dinâmico controlado, o controlador deve garantir que o referido sistema seja estável em malha fechada.

Considere que determinado sistema de controle é representado pela sua função de transferência de malha aberta $M(s)$, dada por

$$M(s) = \frac{k(s+a)}{(s+b)(s+c)}, \text{ com } a, b, c, k > 0.$$

Com relação a estabilidade deste sistema, analise as afirmativas a seguir.

- I. É independente do valor do parâmetro k .
- II. É independente do valor do parâmetro a .
- III. É independente dos valores dos parâmetros b e c .

Está correto o que se afirma em

- (A) I, apenas.
- (B) II, apenas.
- (C) I e II, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

34

Em testes de comissionamento de sistemas de controle em operação é comum aplicar sinais do tipo degrau e rampa, uma vez que essas respostas temporais contêm características do desempenho do sistema em regime permanente.

Considere um sistema de controle com realimentação unitária, cuja função de transferência de malha aberta possui um polo na origem.

Quanto ao erro de regime permanente ao seguir sinais do tipo degrau e rampa, esse sistema apresentará

- (A) erro nulo ao degrau e erro nulo à rampa.
- (B) erro nulo ao degrau e erro limitado à rampa.
- (C) erro nulo ao degrau e erro infinito à rampa.
- (D) erro limitado ao degrau e erro nulo à rampa.
- (E) erro limitado ao degrau e erro limitado à rampa.

35

Em testes de comissionamento de sistemas de controle em operação é comum aplicar sinal do tipo degrau, uma vez que tal resposta contêm características do desempenho transitório do sistema.

Considere que determinado sistema de controle é representado pela sua função de transferência de malha aberta $N(s)$, dada por

$$N(s) = \frac{K}{s(s+A)}, \text{ com } K, A > 0.$$

Inicialmente, o valor do ganho do controlador K foi ajustado de forma a tornar o sistema em malha fechada criticamente amortecido.

Caso o ganho K seja ligeiramente aumentado, é esperado que o sistema tenha

- (A) menor tempo de acomodação.
- (B) menor sobressinal.
- (C) menor tempo de subida.
- (D) maior amortecimento.
- (E) maior erro de regime permanente.

36

A estrutura de controle do tipo PID é largamente utilizada na indústria, por ser uma estratégia de controle de relativa simplicidade e com capacidade de conferir ao sistema importantes requisitos de desempenho.

Existem diversas técnicas para sintonia dos parâmetros desse tipo de controlador, a qual deve ser escolhida de acordo com as características do sistema como um todo.

Uma destas técnicas é o método

- (A) de Ziegler-Nichols, que obtém parâmetros PID a partir de respostas temporais colhidas experimentalmente da planta.
- (B) do lugar das raízes, cujos parâmetros PID fornecidos transformam o controlador em um observador de estados.
- (C) do diagrama de Bode, cujos parâmetros PID obtidos produzem um controlador ótimo quanto a resposta temporal.
- (D) de Ackerman, o qual obtém parâmetros PID a partir de requisitos de margem de ganho e margem de fase.
- (E) LQG, que visa fornecer parâmetros PID capazes de alocar os polos do sistema em posições definidas pelo usuário.

37

Uma determinada indústria resolveu adicionar a sua planta um processo que realiza o tratamento térmico de peças metálicas, para que estas obtenham propriedades mecânicas desejadas. Esse processo consiste na inserção de uma peça dentro de um forno elétrico, cuja temperatura é controlada por um controlador do tipo PI, de função de transferência dada por

$$K(s) = K_p \left(1 + \frac{1}{T_i s} \right)$$

Após instalação do sistema, foi executado a função “autoajuste” presente no controlador PI, que estabeleceu um par de valores iniciais para as constantes K_p e T_i do respectivo controlador.

Em seguida, o sistema passou por um teste de validação, que consistiu na execução de um degrau na referência, com intuito de verificar como o sistema seguia a temperatura pré-determinada.

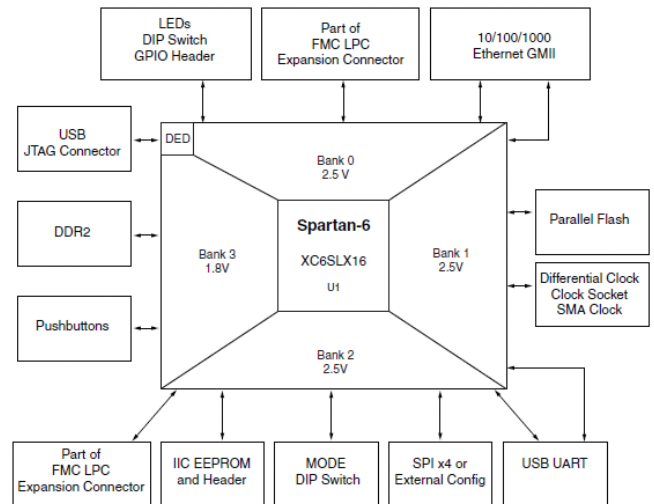
Ao analisar a resposta do sistema, verificou-se que a temperatura do forno possuía tempo de subida adequado, mas com tempo excessivo para eliminação de erro de estado estacionário.

Neste caso, para melhorar a resposta transitória desse sistema, se faz necessário

- (A) diminuir o valor de K_p e manter o valor de T_i .
- (B) diminuir o valor de K_p e aumentar o valor de T_i .
- (C) manter o valor de K_p e diminuir o valor de T_i .
- (D) manter o valor de K_p e aumentar o valor de T_i .
- (E) aumentar o valor de K_p e de T_i .

38

O diagrama em blocos de uma placa FPGA está mostrado na figura a seguir.



Fonte: kit SP601 - Xilinx

Como pode nele ser observado, o recurso que **não** está garantidamente presente na placa é que ela

- (A) seja configurada para ser um periférico serial do PC.
- (B) seja configurada por um computador via interface USB.
- (C) realize aquisições de dados analógicos de sensores.
- (D) seja configurada por outro tipo de interface além da USB.
- (E) use memórias tanto volátil quanto não volátil em projetos.

39

Um *software* de desenvolvimento para a configuração de um FPGA requer um arquivo de restrições, normalmente com extensão UCF. Assinale a opção que apresenta uma das principais funções desse arquivo.

- (A) Estabelecer o nível de tensão dos sinais de interface.
- (B) Associar um pino do FPGA a um sinal de acesso a um dispositivo periférico.
- (C) Definir a entidade mestre do projeto.
- (D) Estabelecer o limite de portas para a síntese do projeto.
- (E) Fixar o limite de corrente de saída de um pino de interface.

40

Considere uma placa FPGA que possui um cristal queimado localizado próximo ao conector USB de configuração da placa. O referido cristal precisa ser substituído, mas sua frequência não está legível.

O mais sensato, em função da sua posição, é substituir o cristal queimado por um cristal, cuja frequência em MHz, é

- (A) 12.
- (B) 27.
- (C) 100.
- (D) 125.
- (E) 311.

41

Parte do código em VHDL a seguir deve ser completada para descrever um flip-flop JK a partir de um componente de um *flip-flop* D.

```
entity FFJK is
  port (J, K, CLK: in std_logic; Q: out std_logic);
end FFJK;
architecture comportamento of FFJK is
  component FFD port (D, CLK: in std_logic; Q: out std_logic);
  end component;
  signal ENT_D,SAIDA_D: std_logic;
  begin
    _____
    (linha a ser completada)
    U: FFD port map (D => ENT_D, CLK => CLK, Q => SAIDA_D);
    Q <= SAIDA_D;
  end comportamento;
```

Assinale a opção que completa corretamente a linha assinalada.

- (A) SAIDA_D <= (J and (not ENT_D)) or (ENT_D and (not K)).
- (B) ENT_D <= (K and (not SAIDA_D)) or (SAIDA_D and (not J)).
- (C) SAIDA_D <= (K and (not ENT_D)) or (ENT_D and (not J)).
- (D) ENT_D <= (J and SAIDA_D) or ((not SAIDA_D) and (not K)).
- (E) ENT_D <= (J and (not SAIDA_D)) or (SAIDA_D and (not K)).

42

Um sinal de 27 MHz alimenta um circuito e é usado para gerar o sinal **meuCLK** do código VHDL a seguir.

```
signal cont: std_logic_vector(8 downto 0);
begin
  process(CLK27M)
  begin
    if (CLK27M'event and CLK27M = '1') then
      if (cont = "100001101") then cont <= "000000000";
      else cont <= cont + "000000001";
      end if;
    end if;
  end process;
  meuCLK <= cont(8);
```

A frequência de **meuCLK** é

- (A) 1 MHz.
- (B) 270 kHz.
- (C) 13,5 MHz.
- (D) 100 kHz.
- (E) 10 kHz.

43

Um dispositivo programável deve implementar um contador crescente e decrescente. Num determinado trecho de código VHDL, tem-se:

```
process (CLK)
  begin
    if (CLK'event and CLK = '1') then
      if (LOAD = '0') then CONT <= D;
      elsif (EN = '1' and UP = '1') then
        CONT <= CONT + "0001";
      elsif (EN = '1' and UP = '0') then
        CONT <= CONT - "0001";
      end if;
    end if;
  end process;
```

Para a economia de transistores durante a síntese do circuito, sugeriu-se trocar o código por:

```
process (CLK)
  begin
    if (CLK'event and CLK = '1') then
      if (LOAD = '0') then CONT <= D;
      elsif (EN = '1') then
        CONT <= CONT + _____;
      end if;
    end if;
  end process;
```

O código a ser inserido no local indicado como "parcela" deve ser:

- (A) not UP & not UP & not UP & '1'
- (B) "000" & not UP
- (C) not UP & "001"
- (D) '0' & not UP & not UP & '1'
- (E) not UP & not UP & not UP & not UP

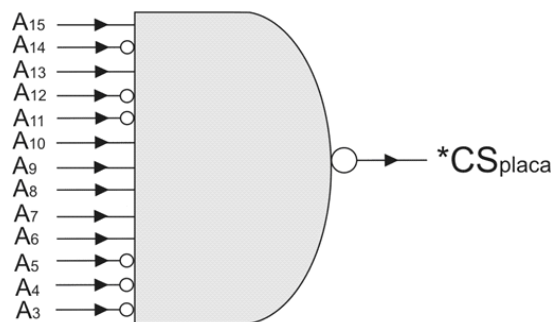
44

Um processador de 32 bits de barramento de dados se conecta com bancos de memória segundo o tradicional esquema utilizado na arquitetura PC.

Portanto, para acessar uma variável de 64 bits localizada a partir de um endereço da forma 4K+1 (resto 1 na divisão por 4), o número de ciclos de barramento consumidos na comunicação é

- (A) 2.
- (B) 3.
- (C) 4.
- (D) 5.
- (E) 8.

45



Um periférico é mapeado em 8 endereços de I/O. Seu endereço base, em hexadecimal, decodificado pelo circuito da figura acima no sinal *CS_{placa}, ativado em nível baixo, é

- (A) A7C0.
- (B) A7C7.
- (C) 03E5.
- (D) D7E5.
- (E) 14F4.

Realização

